

Школа-семинар по основам цифровой схемотехники и архитектуры компьютера

Версия от 18 августа 2017 - см. также табличку про параллельное совещание по преподаванию электроники и разработке систем на кристалле

День 1, понедельник 18 сентября	Языки описания аппаратуры - часть 1. Синтез комбинационной логики и концепция модульной иерархии	
9:00 - 10:30	Использование языка Verilog для кодирования комбинационной логики. Синтаксис и семантика языка, алгоритмы работы симулятора и синтезатора, моделирование и статический анализ временных задержек, создание среды тестирования.	Никита Поляков, старший инженер АО "МЦСТ" в отделе логического проектирования, ассистент Кафедры информатики и вычислительной техники МФТИ
10:30 - 11:00	Перерыв	
11:00 - 13:00	Использование языка VHDL для кодирования комбинационной логики. Синтаксис и семантика языка, алгоритмы работы симулятора и синтезатора, моделирование и статический анализ временных задержек, создание среды тестирования.	Илья Александрович Кудрявцев, декан факультета электроники и приборостроения Самарского университета
13:00 - 14:00	Обед	
14:00 - 16:00	Упражнения по синтезу комбинационных схем в среде IntelFPGA / Altera Quartus, с реализацией на платах Terasic	Никита Поляков, старший инженер МЦСТ, ассистент МФТИ
16:00 - 16:30	Перерыв	
16:30 - 18:00	Упражнения по синтезу комбинационных схем в среде Xilinx Vivado, с реализацией на платах Digilent Nexys4 DDR от National Instruments	Илья Александрович Кудрявцев, декан Самарского университета
День 2, Вторник 19 сентября	Языки описания аппаратуры - часть 2. Синтез последовательностной логики и концепция конечного автомата	
9:00 - 9:45	Концепции сигнала тактовой частоты, D-триггера, последовательностной логики, конечного автомата и статического анализа тайминга	Александр Валериевич Барабанов, доцент кафедры компьютерной инженерии, факультет радиофизики, электроники и компьютерных систем, Киевский Национальный университет им. Т.Шевченко
9:45 - 10:00	Перерыв	
10:00 - 11:30	Использование языка Verilog для кодирования последовательностной логики	Никита Поляков, старший инженер МЦСТ, ассистент МФТИ
11:30 - 11:45	Перерыв	
11:45 - 13:00	Использование языка VHDL для кодирования последовательностной логики	Илья Александрович Кудрявцев, декан Самарского университета
13:00 - 14:00	Обед	

14:00 - 16:00	Упражнения по синтезу последовательностных схем в среде IntelFPGA / Altera Quartus, с реализацией на платах Terasic	Никита Поляков, старший инженер МЦСТ, ассистент МФТИ
16:00 - 16:30	Перерыв	
16:30 - 18:00	Упражнения по синтезу последовательностных схем в среде Xilinx Vivado, с реализацией на платах Digilent Nexys4 DDR от National Instruments	Илья Александрович Кудрявцев, декан Самарского университета
День 3, среда 20 сентября	Архитектура и микроархитектура процессоров	
9:00 - 11:00	Введение в язык ассемблера архитектуры MIPS, отличия от нее других популярных архитектур - ARM, x86, AVR, RISC/V.	Антон Евгеньевич Моисеев, преподаватель Нижегородского технического университета им Ростислава Алексеева
11:00 - 11:30	Перерыв	
11:30 - 13:00	Упражнения по написанию ассемблерных программ на симуляторе MARS MIPS	
13:00 - 14:00	Обед	
14:00 - 16:00	Конструирование простейшего одноклапного процессора, реализующего подмножество архитектуры MIPS	Станислав Леонидович Жельнио, Газпром информ, а также разработчик открытого ядра для образования schoolMIPS
	Работа с простейшим процессором schoolMIPS и реализация его на платах ПЛИС	
16:00 - 16:30	Перерыв	
16:30 - 18:00	Концепция конвейера с примером арифметической схемы. Отладка конвейерной схемы на симуляторе	Юрий Панчул, старший инженер по разработке и верификации аппаратуры в команде микропроцессорного ядра MIPS I6500 в Imagination Technologies, Санта-Клара, Калифорния
	Обзор микроархитектурных реализаций архитектуры MIPS с различной глубиной и структурой конвейера	
День 4, четверг 21 сентября	Проектирование систем на кристалле	
9:00 - 11:00	Прототипирование систем на кристалле с помощью пакета MIPSfpga	Станислав Леонидович Жельнио, Газпром информ
11:00 - 11:30	Перерыв	
11:30 - 13:00	Упражнение по интеграции MIPSfpga с датчиком освещения	Станислав Леонидович Жельнио, Газпром информ
13:00 - 14:00	Обед	
14:00 - 16:00	Наблюдение работы конвейера в системе на основе MIPSfpga	Юрий Панчул, Imagination Technologies
	Введение в кэши и наблюдение работы кэша в системе на основе MIPSfpga	
16:00 - 16:30	Перерыв	

16:30 - 18:00	Расширение процессора с помощью протола CorExtend - шаг к гетерогенным системам	Юрий Панчул, Imagination Technologies
	Портирование ОС Linux на систему на основе MIPSfpga	Станислав Леонидович Жельнио, Газпром информ
День 5, пятница 22 сентября	Фокус на приложениях	
9:00 - 9:45	Обзор платформ для преподавания схемотехники, встроенного программирования и построения систем от образовательных программ Imagination Technologies: Digilent Nexys4 DDR, Basys3, chipKit WiFIRE, LinkIt Smart MT7688, Onion Omega2 и другие	Юрий Панчул, Imagination Technologies
9:45 - 10:00	Перерыв	
10:00 - 13:00	Мастер-класс по платформе National Instruments myRIO для быстрой реализации инженерных проектов	Алексей Бурматов, National Instruments
13:00 - 14:00	Обед	
14:00 - 17:00	Хакатон / работа над индивидуальными проектами	
17:00 - 18:00	Закрытие семинара	